

投資研究 · 先進封裝產業

先進封裝與 RDL 技術地圖、產業格局與投資主線

從 CoWoS 到 FOCoS 到面板級封裝——RDL 如何重塑
AI 時代的封裝供應鏈與投資機會

2,664k

2027E 全球 CoWoS
年需求 (片)

+93%

CoWoS 需求
2027E YoY

46%

2028E ABF
載板供需缺口

2/2 μ m

次世代 RDL
線寬/間距

日期：
2026-08-
09

資料截至：
2026-08

信心水
準：中
高

主要依據：Morgan Stanley · Nomura · Goldman Sachs
· 廣發香港 · 定錨產業筆記 · John Lau IMAPS

一、報告要旨

Investment Thesis (一句話)

AI 算力對「封裝內頻寬」的需求已突破傳統封裝極限，RDL (重佈線層) 是橋接晶片與基板的關鍵中間層——誰掌握 RDL 製程能力，誰就在下一輪先進封裝產能擴張中擁有定價權。

先進封裝已從「節省成本的後段選項」升格為 AI 晶片的效能決定因素。NVIDIA H100 → Blackwell → Rubin 的每一代演進，不只是製程縮小，更是封裝面積翻倍、互連密度倍增。這個趨勢背後，RDL (Redistribution Layer，重佈線層) 扮演核心角色：它決定晶片之間訊號如何走線、頻寬能做到多高、成本如何控制。

主要受惠環節

先進封裝代工 (TSMC / OSAT)

台積電 CoWoS 月產能 2024 3.5萬
→2027目標 17萬片；ASE/Amkor
CoWoS 外包快速放量

供應鏈關鍵卡點

ABF 載板 + T-glass 纖維布

2027E 供需缺口 26% · T-glass 織布機
訂單排到 2028-2030 · 是整個鏈條的物
理瓶頸

下一世代觀察點

CoPoS 面板級封裝 + 玻璃基板

TSMC 目標 2H28 啟動 CoPoS，但業界
共識 2027 試產、2029-30 量產，延誤
風險高達 2 年

本報告核心問題

技術面

RDL 是什麼？它在 CoWoS-S / CoWoS-R / CoWoS-L / FOCoS 各平台中各扮演什麼角色？製程精度如何演進？誰能做到 2/2μm 以下？

投資面

2026-2027 最確定的受惠者在哪裡？ABF 載板缺口何時擴大？WMCM / CoPoS 的增量機會如何抓？風險點是什麼？

二、為什麼先進封裝成為 AI 時代的核心戰場

2.1 摩爾定律的終局與封裝的接棒

IC 互連密度過去 20 年僅增 15 倍，而電晶體密度增加超過 500 倍——這個失衡讓「片間互連」成為瓶頸。AI 加速器需要 GPU die 與 HBM 之間每秒傳輸數 TB 的資料，傳統有機封裝的 PCB 走線完全不夠用。

2.2 AI 晶片帶來的三大封裝壓力

壓力維度	具體表現	封裝解法
面積爆炸	Rubin 中介層 >3,300mm ² (約 57mm × 57mm)，接近 12吋晶圓的 ¼	多光罩拼接 (4× reticle)，Super Carrier
頻寬暴增	HBM4 介面從 1,024-bit → 2,048-bit；單顆頻寬 ~4 TB/s	TSV / TGV 高密度垂直互連 + RDL 細線寬
熱功耗突破	Rubin Ultra 單封裝 TDP 逼近 3.6 kW，傳統散熱完全不夠	晶背直接液冷 (TSMC ECTC 2025：>2.6kW，熱阻 0.055°C/W)

2.3 封裝成本的量級

以 Blackwell (B200) 為例，整機成本拆解：

元素	金額 (USD)	說明
晶片製造	~9,000	TSMC 5nm/4nm 代工
封裝 (不含測試)	~600	CoWoS-L Interposer 佔大頭
└ CoWoS-L Interposer	~200	聚醯亞胺 40% + Si Bridge 40-50%
封裝測試	150-200	
基板 + PCB	800-1,000	ABF 載板；Rubin 世代升至 ~1,500

關鍵洞察：「封裝 + 基板」合計佔系統晶片成本 ~17-18%，而且隨晶片面積和層數成長，是製造端最有彈性的漲價來源。

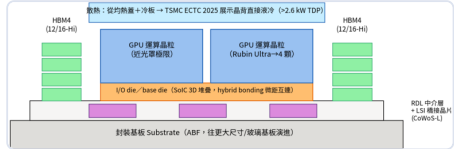


圖1：Rubin 世代封裝剖面概念圖。上方 GPU 運算晶粒透過 SoIC Hybrid Bonding 整合，中間 RDL 中介層+LSI 矽橋 (CoWoS-L)，底部 ABF 封裝基板持續向大尺寸/玻璃基板演進。(來源：研究導引 AI 硬體架構，2026-07)

規模數字感

- CoWoS-S 全矽中介層：
~70mm×70mm = 4,900 mm²，
一片 12吋晶圓僅出 ~14個 interposer
- CoWoS-L 改用局部矽橋：10顆
10mm×10mm 矽橋，總矽面積僅
1,000mm²，成本大幅降低
- Rubin Ultra 超大大中介層：5.5×
reticle，面積超過 3,300mm²
(5.7cm×5.7cm)

三、RDL 技術解析：封裝世界的「神經系統」

3.1 RDL 是什麼？

RDL (Redistribution Layer · 重佈線層) 是封裝中介層或封裝基板上的金屬走線層，功能是把晶片的 I/O pad (間距極小，往往 $<100\mu\text{m}$) 「扇出重佈線」到較大間距的焊球或連接點，同時在不同晶片之間路由訊號、電源與接地。

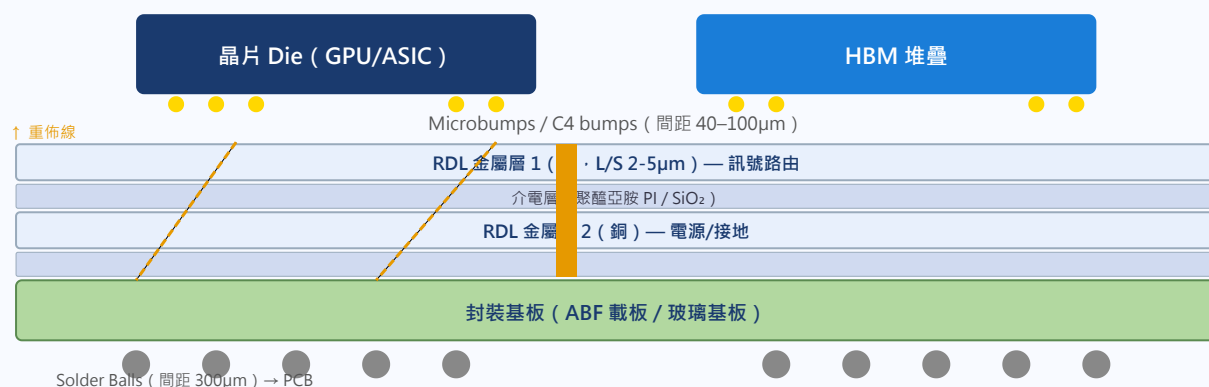


圖2 (自繪)：RDL 結構示意。晶片密集 I/O pad 經 RDL 銅走線「扇出重佈線」後，以更大間距的焊球連接至封裝基板，同時透過 TSV 實現垂直訊號傳輸。RDL 層數越多、線寬/間距 (L/S) 越小，可路由的訊號密度越高。

3.2 RDL 關鍵製程參數演進 (YOLE Roadmap)



圖3：先進封裝技術路線圖 (YOLE · 2019-2029)。RDL L/S 從 $>5/5\mu\text{m}$ 降至 $>2/2\mu\text{m}$ ；3D Stack Pitch (W2W/D2W/D2D) 從 $>5\mu\text{m}$ 降至 $<1\mu\text{m}$ ；Bump I/O Pitch 從 80 μm 降至 40 μm 。(來源：福邦證券 · 2025-06)

指標	2019-2022 (第一代)	2023-2025 (現行量產)	2027-2029 (次世代)	封裝平台
RDL 線寬/間距 (L/S)	>5/5 μm	2-5 μm	<2/2 μm	CoWoS-R / FOCoS-CL
Bump I/O Pitch	80 μm	50-55 μm	40 μm	HBM4 μbump
3D Stack Pitch (D2W)	10-40 μm (TCB)	6-10 μm (Hybrid Bonding 商業化)	<6 μm	SoIC / HBM4 HB
W2W Pitch	2 μm	0.8-1 μm	0.5 μm	TSMC COUPE / imec研究
中介層面積上限	~850 mm^2 (單光罩)	3,300 mm^2 (4 $\times$ reticle)	>5,500 mm^2 (Rubin Ultra 目標)	CoWoS-L Super Carrier

3.3 RDL 在各封裝平台的角色差異

封裝方案	RDL 的角色	RDL 層數/精度	主導者
CoWoS-S	TSV 矽中介層上有多層 RDL，主要負責 chiplet 間橫向信號路由	4-6 層，L/S 2-5 μm	TSMC 自製
CoWoS-R	純 RDL 中介層——完全以多層 RDL 取代 TSV 矽，是成本最低路線	3-4 層，L/S 2-3 μm	Amkor (70%) / ASE (30%)
CoWoS-L	RDL + 局部矽橋 (Silicon Bridge)；細線寬互連靠矽橋，其餘用 RDL 路由	4-6 層，L/S 2-5 μm	TSMC 自製 (主力)
FOCoS-CL (ASE)	RDL-first——先在玻璃載板上做 RDL，再貼晶片；RDL 是核心製程，達 4 層 L/S 2/2 μm	4 層，L/S 2/2 μm	日月光 (ASE/SPIIL)
sFOCoS / FOCoS-Bridge	RDL 承擔大部分訊號路由，矽橋只在 die-to-die 最密的局部使用	多層，L/S 10 μm (RDL) / 0.8 μm (矽橋)	日月光 (SPIIL)
CoPoS (面板級)	在 310 $\times$ 310mm 大面板上做 RDL；挑戰在超大面板的線寬均一性	目標 <2/2 μm	TSMC (2027 試產)
EMIB-T (Intel)	矽橋埋入載板，橋上 RDL L/S 細到 2 μm 以下；2026 ECTC 發表 12 $\times$ reticle 路線	橋上 RDL L/S <2 μm	Intel + Ibiden/欣興

RDL 精度的投資含義

能做到 L/S $\leq 2/2\mu\text{m}$ 的廠商 (TSMC / ASE / Amkor) 享有結構性護城河。CoWoS-R 全外包 OSAT、FOCoS-CL 的 AMD Venice 合約，都是「RDL 製程能力」直接轉換成訂單的案例。

四、先進封裝平台全景：技術路線與差異化

4.1 CoWoS 三兄弟：TSMC 的旗艦平台

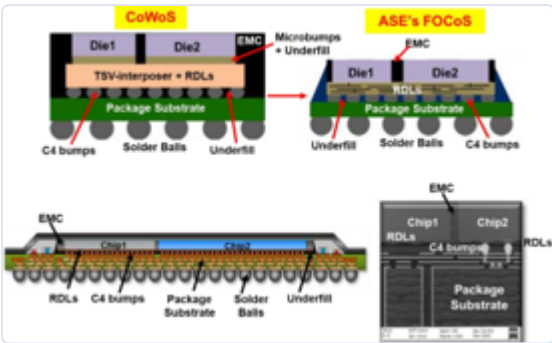


圖4：TSMC CoWoS（左）與 ASE FOCoS chip-first（右）剖面對比。CoWoS 使用 TSV 矽中介層 + microbump + underfill，FOCoS 省去 TSV 中介層、晶片凸塊、C2W 鍵合與 underfill 工序，結構性成本更低。（來源：John Lau, IMAPS 2023）

變體	中介層類型	面積上限	成本（vs CoWoS-S）	主要應用	誰做
CoWoS-S	全矽 TSV 中介層	~3.3× reticle	基準（最貴）	H100/H200/AMD MI300 舊產品	TSMC 自製
CoWoS-L	局部矽橋 + RDL	4× reticle（目標 5.5×）	-30-40%（矽面積大減）	B200/GB300/Rubin/Google TPU	TSMC 自製（主力）
CoWoS-R	純 RDL（無矽）	彈性	-20-30%	NVIDIA Vera CPU、Qualcomm	Amkor 70% / ASE 30%（TSMC 已不做）

CoWoS-L 量產延期（2026-05 更新）

原計畫 2028 大量量產，因 Google TPU 訂單暴增（年初 ~80 萬顆 → ~300 萬顆，+4×），TSMC 緊急徵用原規劃的 CoWoS-L 工廠擴充 CoWoS 整體產能，CoWoS-L 大量量產時程從 2028 延至 2029-2030 年。

4.2 FOCoS 與 2.3D 整合：日月光的差異化路線

ASE（日月光）以「fan-out RDL + 矽橋」的 2.3D 方案切入 AI 先進封裝市場，核心優勢是**不需要 TSV 矽中介層**——這讓 FOCoS 報價比 CoWoS 便宜 40-50%，成為 AMD 等客戶的成本替代選擇。

FOCoS 三代演進

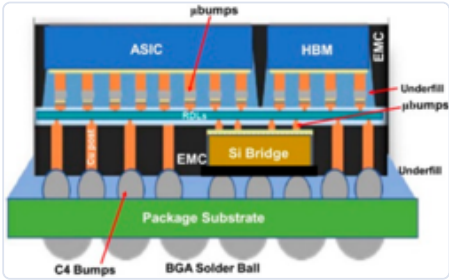


圖5：ASE sFOCoS 剖面。ASIC 與 HBM 經 μ bump 坐在 fan-out RDL 上，die-to-die 高密度互連由埋在 EMC 中的矽橋（Si Bridge）承擔，其餘訊號走 RDL + C4 到載板。矽只用在需要細線寬的局部，是 FOCoS 成本低於全面積 TSV interposer 的核心。（John Lau, JMEP 2023）

世代	首發	結構特徵	關鍵參數
chip-first	ECTC 2016	die-down 壓縮成型→再做 RDL	省 TSV / bumping / underfill
FOCoS-CL (chip-last)	ECTC 2020	RDL-first 在玻璃載板上先做，晶片以 μ bump 接上	4 層 RDL · L/S 2/2 μ m ; 1 ASIC + 2 HBM 示範模組
sFOCoS / FOCoS-Bridge	ECTC 2021	RDL 路由 + 矽橋埋入 EMC · 橋上 L/S 0.8 μ m	AMD Venice 主力平台；2025-05 加 TSV 版 (功耗降 3 $\times$)

AMD FOCoS 報價結構 (市場估算 · 信心：中)

方案	報價 (USD/顆)	初期良率
ASE FOCoS-Bridge	3,500–4,000	~75% (學習中)
TSMC CoWoS	6,000–7,000	~90%

FOCoS 四段報價：凸塊制備 + RDL (3層 PI + 3層金屬) + C2W 鍵合 + On-Substrate 組裝。On-Substrate 段價值約 US\$1,000/片 (Server CPU 50mm×50mm · 每片晶圓 20顆) 。

4.3 混合鍵合 (SoIC)：從 2.5D 到 3D 的跨越

混合鍵合 (Hybrid Bonding) 同時完成介電質 (SiO₂/SiCN) 與金屬 (Cu) 鍵合，不需要焊料凸塊。相較傳統 flip-chip bump pitch ~40-100 μ m，混合鍵合可做到 <10 μ m pitch，互連密度提升 100-1,000 倍。

接合方式	Pitch	2026 狀態	主要應用
TC-NCF (熱壓)	40-55 μ m	全盛 (HBM3e 16-hi)	HBM3e 主流
CoW 混合鍵合	6-15 μ m	商業量產 (ASE ECTC 2026：良率 99%)	HBM4 12-hi · SoIC
W2W 混合鍵合	200-300 nm	研究 (imec 200nm · 良率 20%)	2029+ · TSMC COUPE

SoIC 產能展望 (Nomura · 2026-06)

- 2027F：翻倍——NVIDIA CPO (光引擎 SoIC 整合) 拉動
- 2028F：再翻倍——NVIDIA Feynman GPU-on-GPU 3D SoIC 堆疊



圖6：SoIC / Hybrid Bonding 截面。Top die (SRAM/記憶體) 以 Cu-Cu + SiCN 直接鍵合至 Base logic die，無焊料，互連 pitch 從 μ bump 的 40 μ m 縮至 <10 μ m，頻寬密度提升 10-100 $\times$ 。（來源：晶圓到先進封裝全流程，2026-05）

4.4 WMCM：Apple A20 的晶圓級多晶片平台

WMCM (Wafer-Level Multi-Chip Module) 是台積電為 Apple A20 打造的晶圓級封裝，以 LMC 液態模封膠取代傳統塑封。台灣長興 (1717) 為 LMC 獨家認證供應商。

2025年底產能

~**10**k片/月

爬產初期

2026E 產能

~**75**k片/月

Apple A20 主力量產 · ×7.5 YoY

2027E 產能

~**125**k片/月

持續爬坡 · ×1.67 YoY

隱性增量：WMCM 爬坡速度 > CoWoS，是台積電封裝產能 2026-2027 最主要的隱性增量，多數賣方 CoWoS 產能數字未計入。受惠股：長興（1717，LMC）、辛耘（3583，濕製程設備）。

五、CoWoS 需求爆炸：2026-2027 的數量級躍升

5.1 2027 全球 CoWoS 需求分配 (Morgan Stanley · 2026-07-08)

2027E 總需求：2,664k 片 (YoY +93% vs 2026E 1,394k)

AI 晶片商	2026E (k片)	2027E (k片)	2027 占比	YoY 成長
NVIDIA	780	1,222	45%	+57%
Broadcom (含 Google TPU Sunfish)	300	484	18%	+61%
AMD	130	530	20%	+308%
MediaTek (Google TPU Zebrafish)	40	180	7%	—
AWS / Annapurna	62	90	3%	+45%
Marvell	17	64	2%	+276%
Microsoft (Maia)	9	50	2%	—
Meta (MTIA 3)	15	55	2%	—
Others	41	29	1%	—
合計	1,394	2,664	100%	+93%

AMD 是 2027 最大增量驅動力

AMD 2027E CoWoS 需求 +308% YoY (130k→530k) · 其中 AI 晶片 (MI455/MI450) +CPU (Venice CoWoS-R) 並進。Venice CPU 是 AMD 首款採 CoWoS 製程的 CPU · 幾乎完全外包 OSAT (ASE FOCoS-Bridge + Amkor + Powertech) · 對日月光是直接受益。

5.2 OSAT CoWoS 外包容量展望

台積電自 2025 年底起不再承接 CoWoS-R · 100% 外包 OSAT · CoWoS-L 的 Substrate-on-Substrate (oS) 部分也大量委外。

時間	ASE (kwpm)	Amkor (kwpm)	合計
3Q25A	8	6	~14
4Q25A	9	6	~15
4Q26E	15	10	~25
4Q27E	45	33	~78
4Q28E	55	45	~100

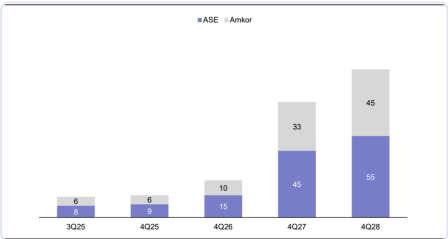


圖7：ASE 與 Amkor CoWoS 外包容量預測 (kwpm · 季底)。2027年合計接近 78kwpm · 2028年達 100kwpm。(來源：廣發香港 · 2026-07-01)

來源：廣發香港 · 2026-07-01。ASE 管理層口徑：2027 年均 42kwpm (UBS：50；廣發：45；三者實質接近 40-50kwpm)。

5.3 各機構 TSMC 全年 CoWoS 產能估算比較

機構	報告日	2026F (kpcs)	2027F (kpcs)	備註
Nomura	2026-06-30	1,100	目標 2,000 / 模型 1,800	WoS 瓶頸，實際可能打折
Goldman Sachs	2026-07-02	1,275	2,730	含 WMCM ; 2028F 3,480kpcs
Morgan Stanley	2026-07-08	1,394	2,664	全球客戶分配總量基準

Nomura WoS 瓶頸論 (關鍵洞察)

CoWoS 分為 CoW (Chip-on-Wafer，台積電直接控制) 和 WoS (Wafer-on-Substrate，涉及 ABF 載板與外部封裝基板)。Nomura 認為 **WoS** 而非 **CoW** 將成為 2027 更大瓶頸，因此即使 TSMC 目標 2,000kpcs，實際只取 1,800kpcs。這對 ABF 載板廠 (欣興、南電) 是長多訊號——需求遠超供給，定價權在廠商手中。

六、ABF 載板：現在的現金牛，2027 的供需大戰

6.1 AI 晶片對 ABF 需求的正確計算方式

傳統「GPU 出貨量 × 平均基板單價」模型在 AI 時代嚴重低估需求。正確的需求方程：

ABF 總消耗量 = Σ (晶片面積 × 層數 × 良率倒數)

AI 晶片	尺寸 (mm ²)	層數	ABF 消耗倍數 (vs Trainium2)
AWS Trainium2 (基準)	87.5×72.5	14	1.0×
NVIDIA B300	85×125	20	1.8×
Google TPU v6	~100×100	16	2.4×
AWS Trainium4 (估算)	120×120	24	3.2×
NVIDIA Rubin Ultra	16,102 mm ²	20	7× 以上

6.2 供需缺口預估 (2025-2028)

2026

~1%

供不應求開始 · ABF 漲價啟動

2027E

26%

缺口大幅擴大；T-glass 是根本瓶頸

2028E

46%

持續惡化；Rubin Ultra 面積再翻倍

6.3 T-glass：整個供應鏈的根本制約

T-glass (低 CTE 玻璃纖維布) 是 ABF 載板核心層不可或缺的材料。AI 晶片世代升級讓 T-glass 用量呈指數成長：

晶片	載板尺寸	T-glass 層數
H100	50×50 mm	6 層
GB300 / Blackwell	80×80 mm (均)	12 層
Rubin (2027)	100×100 mm	18 層

T-glass 供應商格局

⚠ 最剛性供給瓶頸

T-glass 織布機 (豐田) 訂單排到 2028-2030 年，是整個先進封裝供應鏈的物理上限。即使 Nittobo 4Q26 擴產完成，2027 年仍可能無法完全緩解短缺。

漲價傳導鏈



供應商	市占	狀態	ABF 載板廠漲價 (+10-20%/季)
Nittobo 日東紡	50-60%	4Q26 投入 150億日圓擴產→達目前 3 倍； 織布機訂單排到 2028-2030	↓
台玻 (1802)	15-20%	4Q25 通過認證，產能仍低	AI 晶片商最終承受 (AI 端需求無彈性)
宏和電子	10-15%	台廠第三	
南亞 (1303)	新進	4Q25 通過認證	

6.4 ABF 載板市場份額與廠商定位

廠商	大尺寸 FC-BGA 份額	2026-27 客戶	評等 (MS)	特色
欣興 (3037)	~40%	AWS Trainium、Google TPU v9 (EMIB-T)、AMD	Overweight	EMIB-T 唯一供應商；CAPEX 2026F NT\$340億 (+65% YoY)
Ibiden (日)	~30%	NVIDIA GB300/Rubin (80-95% 份額)	—	大野廠+河間廠合計 5,000億日圓投資；NVIDIA 最大依賴
南電 (8046)	~5-10%	AWS Trainium、NVIDIA 次要	Overweight	走質不走量；中期成長率較欣興高
景碩 (3189)	~5%	AMD、ASIC 客戶	中性	楊梅 K6 廠 2027 擴產；台廠 ABF 第三

七、玻璃基板：下一世代的挑戰者，但時程仍早

7.1 玻璃基板的技術優勢

指標	有機 ABF 載板	矽中介層 (CoWoS-S)	玻璃基板	優勢方
CTE 接近矽	差 (18 ppm/°C)	最佳 (2.5 ppm/°C)	優 (3.5 ppm/°C)	玻璃
精細線路 L/S	>8 μm	2-5 μm	1-2.3 μm (SKC 實證)	玻璃
介電損耗	中	中高	低 (高頻訊號優勢)	玻璃
大尺寸面板良率	中	圓晶圓限制 (≤300mm)	310-510mm 矩形面板	玻璃
TGV 填充難度	N/A	TSV 成熟	高 (無空洞填充仍是難題)	矽/有機
量產成熟度	成熟	成熟	早期 (2030前難大量量產)	矽/有機

7.2 三大廠量產時程 (各自口徑)

Intel (3DGS)	Apple / 三星電機	TSMC (CoPoS)
亞利桑那州累計 >10億美元投入； 2026-04 動工，年產 ~7萬基板； 首款產品：Xeon 6+ Clearwater Forest (Server CPU) 2026-2030 大規模商用窗口	Baltra AI server 晶片啟動玻璃基板測試； 三星電機供 T-glass； 三星電機目標 2027 後量產 (非 Apple 出貨時點)	2026Q1 法說：「未來幾年內量產」； JPCA 2026：群創 + Ibiden 共同開發陣列浮 現； 定錨口徑：2027 試產、2029-30 大量量產 延誤風險：最高 2 年 (可能滑至 2031)

⚠ 2030 前玻璃基板難大量量產 (業界共識)

TGV 銅填充無空洞良率尚未穩定；大面板 (310×310→500×500mm) 翹曲控制仍未解決；AMAT ECTC 2026 揭示 TGV 失效機制 (CTE 應力集中，需額外 liner 製程)；Absolics (SKC 子公司) 是目前全球唯一量產設施，但規模極小。業界共識：玻璃基板全面量產更可能在 2031-2033 年，ABF 載板主導地位至少延長至 2030 年。

CoPoS 延遲的正面效應

Nomura (2026-06-30) 原估 CoPoS 最早 2H28 啟動 (700-800kpcs)，定錨口徑為 2027 試產、2029-30 大量量產，延誤風險達 2 年。CoPoS 推遲 = ABF 載板產業鏈現有格局比市場預期至少延長兩年，欣興/南電的供需缺口窗口更長。

八、投資主線：受惠層級與觀察指標

8.1 受惠鏈分層

第一層：先進封裝代工平台（直接受益，最確定）

受益來源：CoWoS 產能擴張 × 報價提升 × 外包份額增加。2027E CoWoS 年需求 2,664k 片，YoY +93%。

台積電（2330）— CoWoS 主平台，垂直整合最強

日月光投控（3711）— AMD Venice/FOCoS-Bridge、CoWoS oS 外包龍頭

Amkor（AMKR.US）— CoWoS-R 70%份額，美國廠 2027Q3 開出

第二層：ABF 載板（中期最大供需缺口受益）

受益來源：T-glass 供不應求→漲價可 100% 轉嫁→AI 端需求無彈性。2027E 缺口 26%，2028E 46%。

欣興（3037）— 台廠 ABF 第一，EMIB-T 唯一供應商，CAPEX 最積極

Ibiden（4062.JP）— NVIDIA 主供應商（80-95%），日廠 ABF 龍頭

南電（8046）— 走質，MS OW，中期成長率較高

第三層：材料與設備（間接受益，彈性較低但可驗證）

長興（1717）— WMCM LMC 獨家供應商；受益 Apple A20 爬產

辛耘（3583）— CoPoS/WMCM 濕製程設備

天虹（6937）— CoPoS 面板 PVD 設備

山太士（3595）— Balance Film 應力平衡膜（CoPoS 面板翹曲控制）

8.2 關鍵投資數據整合

公司	催化劑	2027 CoWoS / ABF 受益量	風險
日月光（3711）	AMD Venice FOCoS-Bridge 合約獨家； CoWoS oS 外包（Nomura：2027F USD3.5bn）	CoWoS 外包 45kwpm（end-2027），YoY 3× vs 2026	AMD Venice 訂單曾縮減，執行風險存在
欣興（3037）	ABF 漲價、Google TPU v9 EMIB-T 認證、 AMD Venice 次要	2027E ABF 月產能 14,802 萬顆（2024: 10,000），YoY +18%	T-glass 供應能否跟上；CoWoP 良率突破
Amkor（AMKR.US）	CoWoS-R 70% 份額；美國新廠 2027Q3 6k/月出	2027E CoWoS 外包 33kwpm（Amkor），+3.3× vs 4Q25	台積電政策改變、良率學習曲線
長興（1717）	WMCM LMC 獨家；Apple A20 2026 主力量產	WMCM 產能 2025→2026：10k→75k 片/月（+650%）	Apple 訂單下修、LMC 認證被替換

8.3 非顯而易見的 Insight

Insight 1 : CPU 開始吃 CoWoS 產能

NVIDIA Vera CPU (CoWoS-R) 2027E 5.75mn 顆 ; AMD Venice CPU (FOCoS-B) 2027E 6.75mn 顆 (+440% YoY) 。CPU 是「新增量」——不是替換 GPU 訂單，而是在 AI GPU 旺盛需求之上疊加，OSAT 受惠更明顯。

Insight 2 : WoS 才是比 CoW 更大的 2027 瓶頸

市場焦點往往放在 CoW (台積電控制段)，但 Nomura 指出 WoS (基板整合段) 的 ABF 載板缺口才是 2027 更難解的問題。意味著欣興/南電的定價權比市場預期更持久。

Insight 3 : 不是顆數增加，是 ABF 面積倍增

Rubin Ultra 比 H100 的 ABF 面積消耗約 8× (面積 5×、層數 1.6×)。即使 GPU 出貨顆數不大幅增加，ABF 需求仍可能翻倍——傳統出貨量模型嚴重低估。

Insight 4 : WMCM 是被低估的增量

多數賣方 CoWoS 產能數字不含 WMCM。WMCM 從 2025 年底 10k→2026E 75k 片/月 (+650%)，速度遠超 CoWoS。長興 LMC 獨家認證等於把 Apple A20 供應鏈的關鍵材料集中在一家公司。

九、風險與反證條件

風險	具體情境	影響面	信心
CoWoS-L 超大中介層良率挑戰	JPMorgan SBR (2026-07-21) : Rubin Ultra 5.5× reticle 「進展不順」；若 5.5× 目標延遲，NVIDIA GPU 出貨量低於市場預期	台積電 CoWoS 收入、OSAT 外包量、ABF 需求	中高
AMD Venice 訂單執行風險	2026 年 AMD 曾縮減訂單；Venice CPU FOCoS 切換能否如期大量量產	日月光 FOCoS-Bridge 收入、CoWoS oS 日月光份額	中
CoWoP 良率突破	若 GR150 (NVIDIA) CoWoP 方案實現量產良率，ABF 載板部分訂單受壓	欣興、南電短期 ASP；但 MS 認為高性能 AI 晶片仍依賴 ABF	低
EMIB-T 替代 CoWoS-L	Intel EMIB-T 12× reticle 路線若成熟 (ECTC 2026 發表)，是 CoWoS-L 可能的競爭替代	台積電 CoWoS 市占；但量產時程仍早	低
ABF 材料供應過剩	若 Ibiden 大規模擴產 (大野+河間 5,000億日圓) 早於 2028 開出，供需缺口比預期更早收斂	ABF 載板廠漲價能力減弱	低-中

最大不確定性：Rubin Ultra 5.5× reticle 量產時程

CoWoS-S 的物理上限約 3.3× reticle (非市場假設的更大尺寸)。Rubin Ultra 需要 5.5× CoWoS-L，而 5.5× 拼接良率挑戰超預期。若無法如期達成，NVIDIA 出貨量可能低於共識，整個先進封裝需求曲線下移。反之若克服，每顆 GPU 消耗的 ABF 面積將再次刷新紀錄。

十、驗證清單（投資追蹤指標）

供給側驗證

- 台積電 CoWoS 月產能：2026Q3/Q4 能否達 11.5-14 萬片（GS/MS 口徑）
- ASE LEAP CoWoS 外包：2026Q4 能否達 15kwpm
- Amkor 美國廠：2027Q3-Q4 首期 6kwpm 是否如期量產
- Nittobo T-glass 擴產：4Q26 產能是否達目前 3 倍
- 台玻/南亞 T-glass 認證後實際出貨量（是否快速爬坡）
- 欣興 CAPEX 執行：2026F NT\$340億能否按計畫部署
- WMCM 產能：2026E 是否達 75k 片/月

CoPoS / 玻璃基板進度

- TSMC CoPoS：2027 試產消息與 Feynman GPU 採用決定
- 群創 + Ibiden 玻璃基板共同開發：是否有具體技術公告
- Intel 3DGS：Clearwater Forest 出貨量
- Apple Baltra 玻璃基板：三星電機 T-glass 量產時點

需求側驗證

- NVIDIA Rubin：3Q26 啟動、4Q26 NVL72 rack 出貨是否如期
- Google TPU Sunfish（v8i）：4Q26 主要出貨 + 2027 全年 960k
- AMD Venice CPU（FOCoS-B）：2027E 6.75mn 顆執行進度
- AMD MI455/MI450：2027E 240k CoWoS AI 晶片能否達成
- Meta Apollo：量產時程 1Q28、Broadcom 設計服務角色
- HBM4 三廠（SK Hynix / 三星 / Micron）：Rubin 認證通過後實際出貨節奏

技術里程碑

- Rubin Ultra 5.5x CoWoS-L：良率突破進展（關鍵風險指標）
- 混合鍵合（CoW HB）：ASE 商業良率能否維持 95-99%
- EMIB-T：Intel 12x reticle 是否有客戶採用（Google TPU v9+）
- ABF 漲價：Citi 口徑 3Q26 +15-20%、4Q26 +10-15% 是否實現
- 長興 LMC：是否維持 WMCM 獨家地位

十一、信心水準與主要假設

主題	信心水準	主要不確定來源
2027E CoWoS 需求 ~2,664k 片	高	MS/GS/Nomura 三機構口徑接近；AMD 執行風險是唯一較大變數
ABF 載板 2027E 缺口 26%	中高	T-glass 供應瓶頸已多方確認；CoWoP 良率仍是下行尾風險
WMCM 2026E 75k 片/月	中	定錨產業筆記單一來源；Apple 訂單量不公開
CoPoS 2027 試產	中	群創+Ibiden 合作已浮現，但量產（2029-30）延遲風險最高達 2 年
玻璃基板 2030 前難大量量產	高	多方來源收斂；TGV 良率、翹曲、Absolics 規模三重障礙並存

本報告為 wiki 系統自動彙編，依據券商報告、學術論文與產業研究資料整合分析，不構成投資建議。

主要來源：Morgan Stanley (2026-07-08) · Nomura (2026-06-30) · Goldman Sachs (2026-07-02) · 廣發香港 (2026-07-01) · 定錨產業筆記 (2026-07-22) · John Lau
IMAPS/JMEP (2023) · TSMC ECTC 2025 · Citi (2026-06-30) · JPMorgan (2026-04-10, 2026-07-21)

報告日期：2026-08-09 | 先進封裝與RDL_20260809.pdf